

Raffar Technology Corp.

RT5958D

内置位移寄存器且具消除残影、LED短开路串亮处理功能之P-MOS场效应管

2017/03

版本: 1.4

产品说明

RT5958D为一款针对 LED显示屏高刷新率新设计之高效能 8通道集成控制芯片，不仅具有高刷新残影消除、LED灯管短路及开路串亮处理等功能，并内建 8组移位寄存器可接收及传输串行移位控制讯号。

RT5958D能够完整取代 LED模块原本的 3对 8译码器(74HC138芯片)，更有效地简化了 LED模块 PCB布线的复杂度，进而提升显示屏整体影像表现效能。

特点

- 内建二极管确保最小放电电压值不低于 3V
- 内建 LED 显示屏残影消除电路(上行残影)
- 内建 LED 显示屏灯珠短路串亮(毛毛虫现象)处理电路
- 内建 LED 显示屏灯珠开路十字线现象处理电路
- 内建 8 组移位寄存器接收及传输串行移位控制讯号
- 完整取代原本 3 对 8 译码器之功能
- 简化 LED 模块 PCB 布线的复杂度
- 高速切换应用
- 极低导通电阻组件

$$R_{DS(ON)}, V_{GS@-5.0V}, I_{DS@-1.0A} \leq 120m\Omega$$

$$R_{DS(ON)}, V_{GS@-5.0V}, I_{DS@-2.0A} \leq 200m\Omega$$

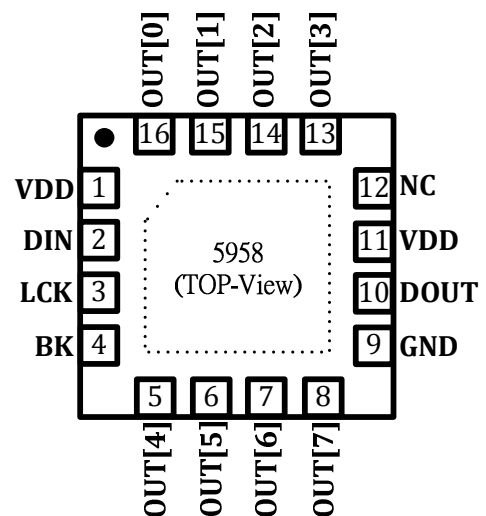
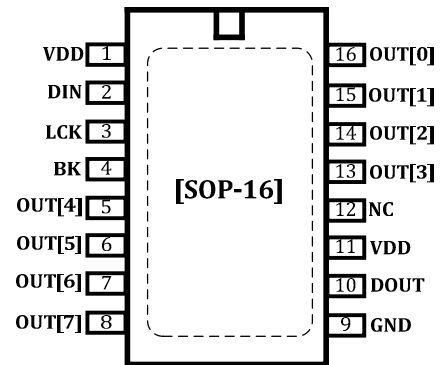
应用

室内与室外LED显示屏

订购信息

No	Part No.	Package
1	RT5958DSP	SOP16-150 mil-1.27 mm
2	RT5958DQN	QFN16 - 4mm*4mm

管脚定义

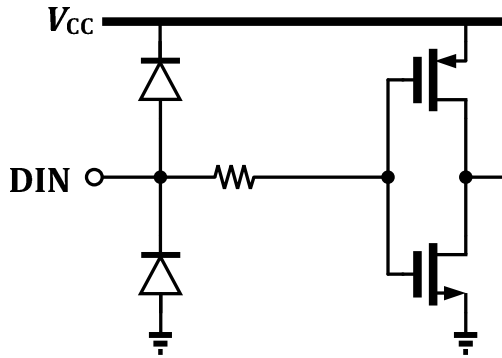


管脚描述

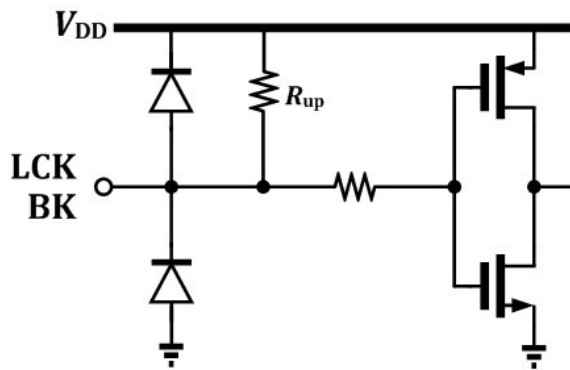
管脚号	管脚名称	描述
1, 11	VDD	电源供应端(接1即可)
2	DIN	串行数据信号输入端
3	LCK	串行数据闪控 (data strobe) 信号输入端
4	BK	电流输出使能信号端
5, 6, 7, 8, 13, 14, 15, 16,	OUT[0:7]	电流输出端[0:7]
9	GND	接地端
10	DOUT	串行数据信号输出端
12	NC	空脚(悬空)

输入及输出等效电路

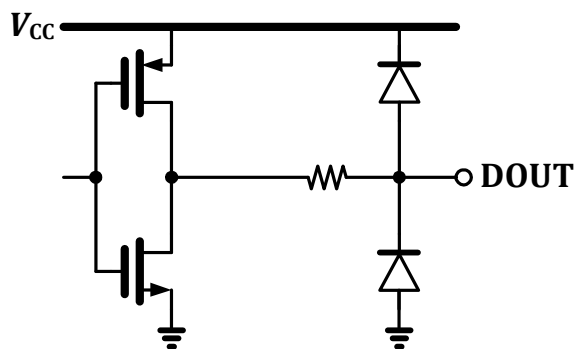
DIN端



LCK, BK端



DOUT端



极限参数

参数	符号	最大限定范围	单位
电源电压	V_{CC}	0 ~ 7.0	V
输入电压 (所有脚位)	V_{IN}	-0.4 ~ $V_{DD} + 0.4$	V
汲极连续工作电流	I_D	-2.0	A
汲极瞬间最大电流	I_{DM}	-2.8	A
工作温度	T_J, T_{stg}	-40~85	°C
储存温度	$R_{\theta JA}$	-55 ~ 150	°C

推荐工作范围

项目	符号	条件	最小值	标准值	最大值	单位
电源电压	V_{CC}	—	3.3	5.0	5.5	V
输出端电压 (DOUT)	V_{DOUT}	—	0.7	—	V_{DD}	V
输出电流 (DOUT)	I_{OH2}	$V_{OH} = V_{DD} - 0.5 V$	—	-6.8	—	mA
	I_{OL2}	$V_{OL} = 0.5 V$	—	8.9	—	
输入电压 (DIN, LCK, BK)	V_{IH}	V_{DD} = 3.3 V ~ 5.5 V	$0.7 V_{DD}$	—	V_{DD}	V
	V_{IL}		0	—	$0.3 V_{DD}$	

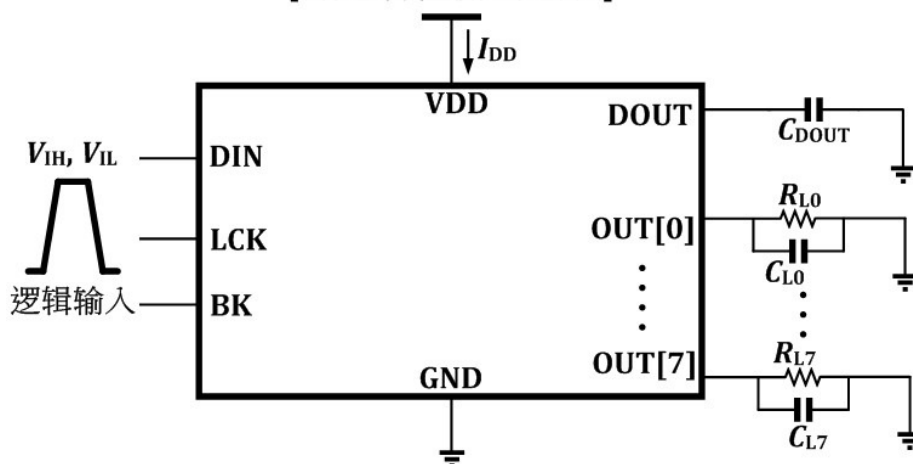
直流电气特性 ($V_{DD} = 5.0\text{ V}$)

项目	符号	条件	最小值	标准值	最大值	单位	
电源电压	V_{DD}	—	4.5	5.0	5.5	V	
电源端电流	I_{DD_OFF}	<i>All input keep Low</i>	—	62	—	uA	
闸极切入电压	$V_{GS(th)}$	$V_{DS}=V_{GS}, I_D = -250\mu\text{A}$	—	-0.7	-0.9	V	
汲-源极导通电阻	$R_{DS(on)[0:7]}$	$V_{GS} = -5.0\text{ V}, I_D = -2.0\text{ A}$	—	150	200	mΩ	
	$R_{DS(on)[0:7]}$	$V_{GS} = -5.0\text{ V}, I_D = -1.0\text{ A}$	—	100	120		
汲极漏电流	I_{DSS}	$V_{DS} = -5.0\text{ V}, V_{GS} = 0\text{ V}$	—	—	-1	uA	
输入电压	高电平	V_{IH}	逻辑准位	$0.7 V_{DD}$	—	V_{DD}	V
	低电平	V_{IL}		0	—	$0.3 V_{DD}$	
串行数据输出端电压 (DOUT)	I_{DSS}	$I_{OH} = -6.8\text{ mA}$	$V_{DD} - 0.5$	0.5	—		
		$I_{OL} = 8.9\text{ mA}$	—	0.5	0.8		

动态特性 ($V_{DD} = 5.0\text{ V}$)

项目	符号	测试条件	最小值	标准值	最大值	单位
电流输出端导通反应时间 (VOUT[0:7])	$T_{D(ON)}$	$V_{DD} = 5.0\text{ V}$ $I_D = -1\text{ A}$ $R_{L[0:7]} = 5\Omega$ $C_{L[0:7]} = 12\text{ pF}$ $C_{DOUT} = 12\text{ pF}$	—	11.4	—	ns
电流输出端导通爬升时间 (VOUT[0:7])	T_r		—	61.8	—	
电流输出端关闭反应时间 (VOUT[0:7])	$T_{D(OFF)}$		—	20.7	—	
电流输出端关闭下降时间 (VOUT[0:7])	T_f		—	5.32	—	

[动态特性测试电路]

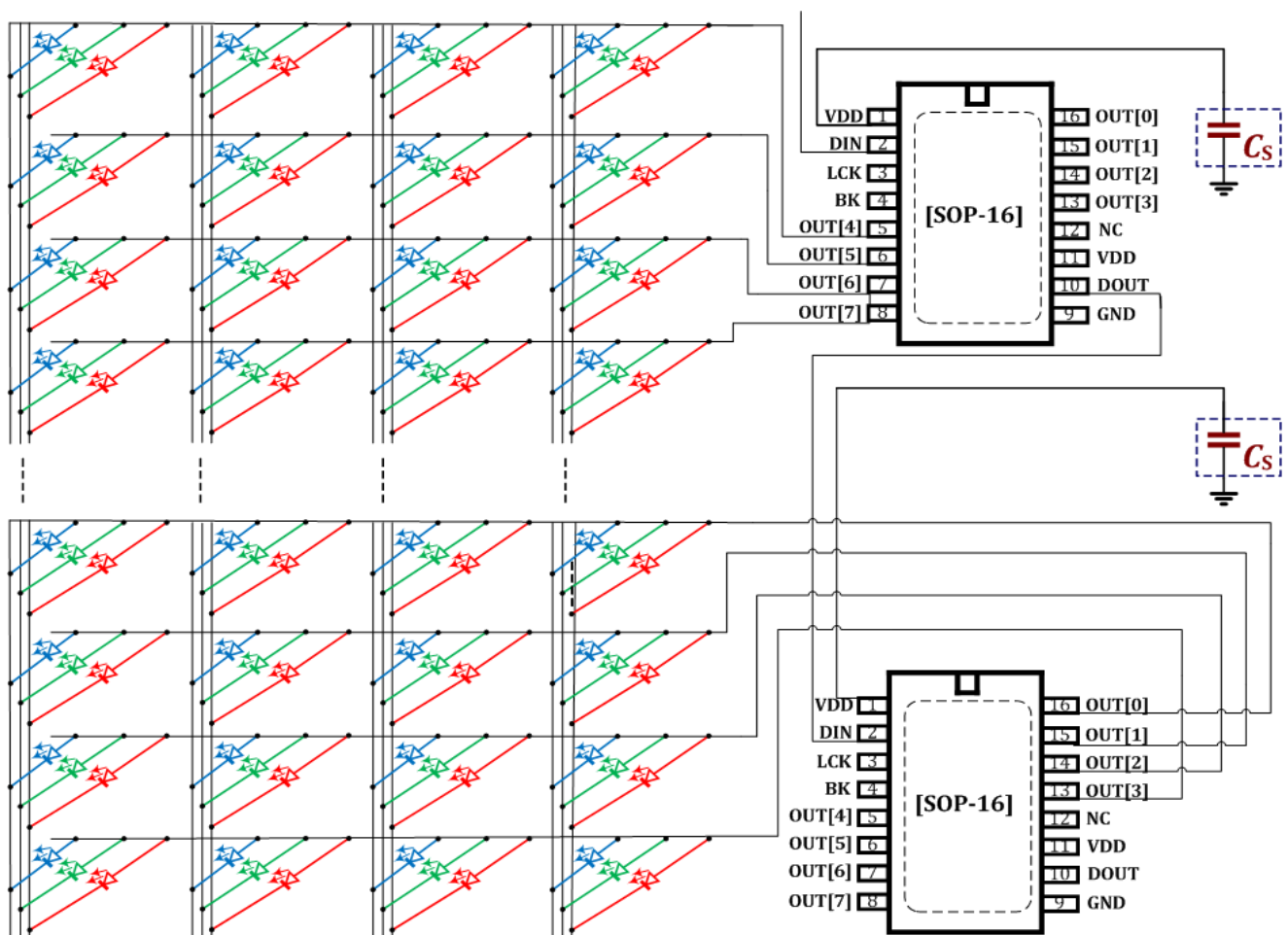


建议应用电路

由于 LED扫描屏广泛应用于户内显示屏用以降低成本，但起因于 LED阳极的寄生电容于扫描切换时会瞬间产生放电路径而造成显示屏发生残影现象；用户可使用具有放电电路功能之RT5958D且参照如下图的扫描屏建议应用电路，并搭配内建有预先充电功能的恒流IC (如 RT516S)，如此即能够完整地消除此上、下行残影现象。

由于RT5958D可以透过输入讯号设定内置换行扫描关断周期，故可以有效避免 LED灯芯遭反向电压击穿，且于 LED发生开短路状况时不会产生串亮现象。

因RT5958D为8路输出集成之电源芯片，为避免热积累过大，建议应使用于16扫以上显示屏，并注意实际使用时之热量状况。



[16扫及32扫串接图]

PCB布版设计注意事项

为求采用 RT5958D行管芯片的灯版模块能够发挥高效能之显示效果且长期稳定地运作，除了模块本身制作工艺及材料质量的要求提高外，PCB布版时电路组件放置规划及输入输出讯号走线设计等细节也是必须讲究的；

针对灯版模块之 PCB布版设计应注意事项，以下将相关改善建议分成电源讯号稳定性、输入讯号噪声干扰隔离及芯片245输出讯号等部分说明提供用户参考：

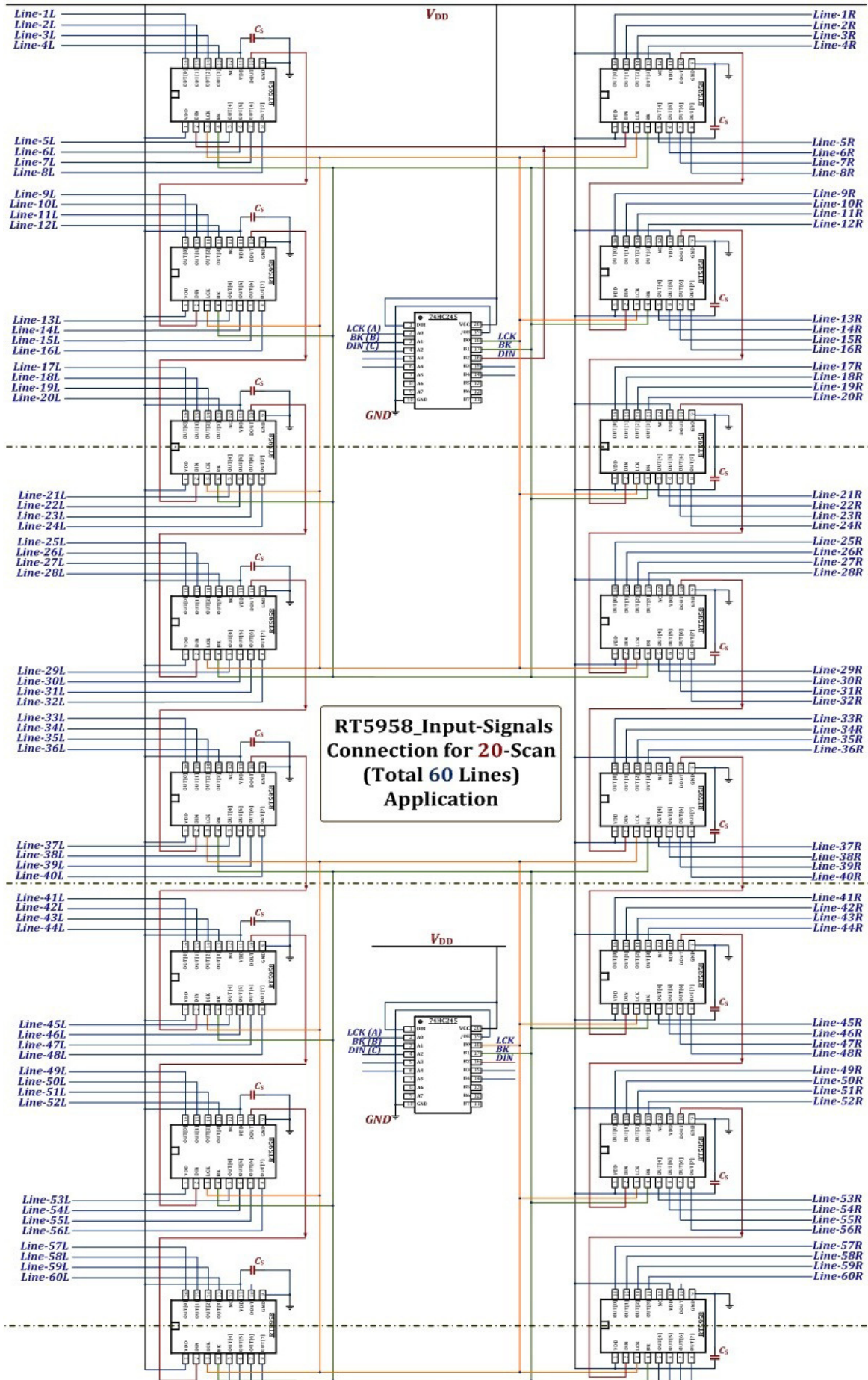
A. 强化电源讯号之稳定性- 由于 RT5958D操作时输出通道持续有大电流开关切换的缘故，势必导致 RT5958D芯片附近 VDD电源讯号有较为剧烈的震荡及电屏位准均值降低等状况；故建议布版时尽量增加 RT5958D芯片VDD电源讯号之线径宽度或多规划几条 VDD电源讯号走线，并且将稳压电容 CS (1uf) 放置离 VDD管脚更接近些以增加电源讯号稳定性。

B. 隔离输入讯号之噪声干扰- 关于 RT5958D输入讯号 DIN, LCK, BK 走线部分，设计走线时建议尽量与其他恒流芯片的高频讯号CLK, LAE, OE等的走线隔离开，最理想状况RT5958D 输入讯号 DIN, LCK, BK可以独立一条走线，并且走线周围利用GND讯号来加强高频噪声隔离。

C. 优化芯片 245输出讯号- 建议用户选用"输出通道驱动能力较大且输出讯号稳定性较佳"的 245芯片 (如 NXP 74HC245)来提高操作于高频噪声较严重环境下之适应性；另考虑 PCB走线杂散电容及管脚等效电容等因素所造成的负载效应，易导致芯片 245输出讯号高低电屏不够及相位延迟等问题，建议 245芯片一个输出通道所并接 RT5958D LCK 或BK讯号的管脚数目尽量不要超过8~10各；此外若 245芯片输出通道数数目足够的话，于布版规划时可预先设计成某一颗 245芯片输出管脚仅供给 RT5958D 输入讯号 DIN, LCK, BK独立使用。

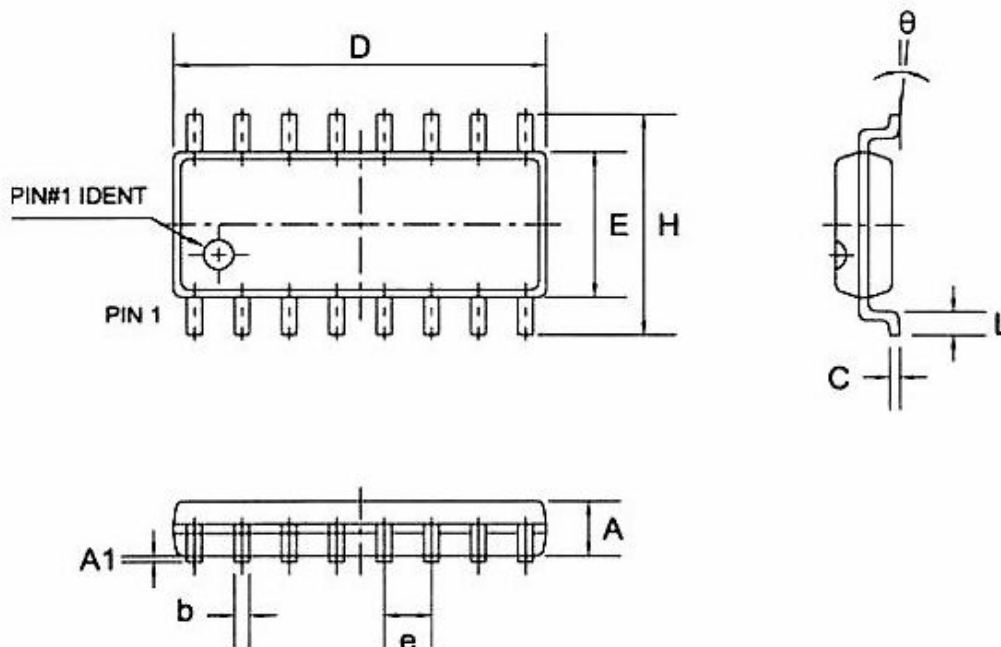
非常规扫描数应用电路

当用户的灯版模块所设计之扫描数并非常规的 8、16或32扫等应用，意即每个扫描区的总行数并不是8之倍数时，仍可利用 RT5958D串行数据传输方式正确地将数据由模块第一行串接传输至最后一行，请注意"切勿"将 245芯片输出讯号 DIN接至每个扫描区起始行扫所对应的 RT5958D DIN讯号管脚。下页图中举例一张采用双行管设计、扫描数为 20扫，且分成三个扫描区总共行数为 60行的模块，并示意 RT5958D所有输入讯号正确的电路接线方式供用户参考



封装外观尺码

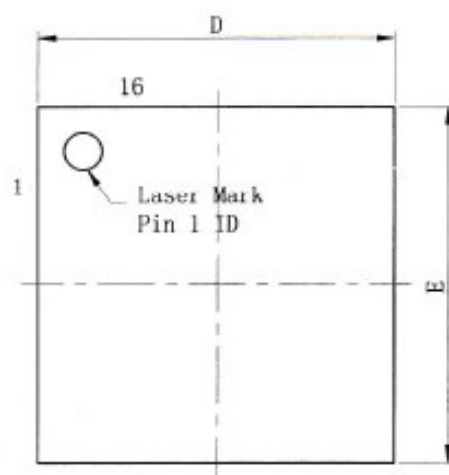
SOP16 Dimension (150mil, 1.27mm)



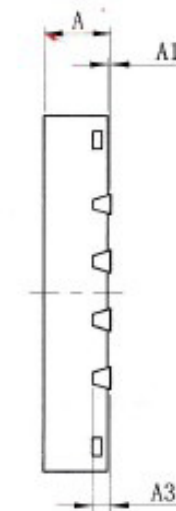
符号	毫米 (mm)		英吋 (in)	
	最小值	最大值	最小值	最大值
A	1.300	1.700	0.051	0.067
A1	0.102	0.254	0.004	0.010
b	0.300	0.550	0.012	0.022
C	0.150	0.350	0.006	0.014
D	9.700	10.30	0.382	0.406
E	3.750	4.150	0.148	0.163
H	5.800	6.200	0.228	0.244
e	1.27 (BSC)		0.050 (BSC)	
L	0.450	0.850	0.018	0.033
θ°	0	8	0	8

QFN16 Dimension

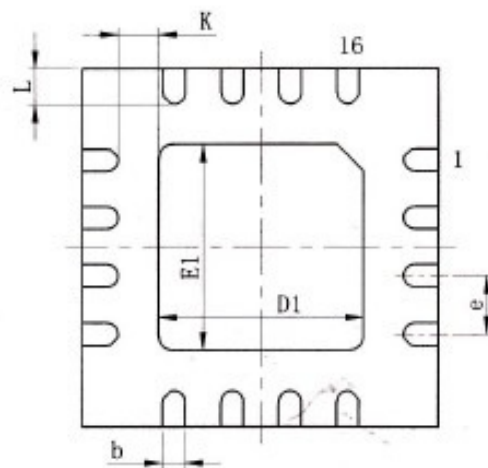
标注	尺寸	最小	标准	最大	标注	尺寸	最小	标准	最大
A		0.70	0.75	0.80	D1		2.20	2.30	2.40
A1		0.00	—	0.05	E1		2.20	2.30	2.40
A3		0.203REF			e		0.65TYP		
b		0.20	0.25	0.30	K		0.20	—	—
D		3.90	4.00	4.10	L		0.30	0.40	0.50
E		3.90	4.00	4.10					



Top Vie



Side Vie



Bottom Vie

备注

以上提供之所有内容,仅适用于锐发科技股份有限公司出产之指定产品。锐发科技股份有限公司保留权利得以随时对此规格书或产品说明部分进行改版、补注、修订,而不需另行通知。

所有锐发科技股份有限公司之产品,均未授权和设计使用于与军事、航空、汽车、核能设备和维生系统相关之产品应用。客户在销售和使用上应用在以上设备或环境里,客户必须自行承担风险,锐发科技股份有限公司没有责任为任何问题负责。